



**HAL**  
open science

## Utilisation d'un nouveau substrat biosourcé pour la conception et la réalisation d'une électronique numérique rapide

Vincent Grennerat, Pascal Xavier, Pierre-Olivier Jeannin, Nicolas Corrao,  
Attila Géczy

### ► To cite this version:

Vincent Grennerat, Pascal Xavier, Pierre-Olivier Jeannin, Nicolas Corrao, Attila Géczy. Utilisation d'un nouveau substrat biosourcé pour la conception et la réalisation d'une électronique numérique rapide. 17èmes Journées de Caractérisation Micrones et Matériaux, Apr 2023, Tours, France. hal-04769830

**HAL Id: hal-04769830**

<https://hal.univ-grenoble-alpes.fr/hal-04769830v1>

Submitted on 6 Nov 2024

**HAL** is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

# Utilisation d'un nouveau substrat biosourcé pour la conception et la réalisation d'une électronique numérique rapide

Vincent Grennerat<sup>1,2</sup>, Pascal Xavier<sup>1</sup>, Pierre-Olivier Jeannin<sup>2</sup>, Nicolas Corrao<sup>1</sup> et Attila Géczy<sup>3</sup>

<sup>1</sup>IMEP LAHC, Univ. Grenoble Alpes, Université Savoie Mont-Blanc, CNRS, Grenoble INP, 38000 Grenoble, France

<sup>2</sup>Univ. Grenoble Alpes, CNRS, Grenoble INP, G2Elab, 38000 Grenoble, France

<sup>3</sup>Budapest University of Technology and Economics, Faculty of Electrical Engineering and Informatics, Budapest, Hongrie  
vincent.grennerat@univ-grenoble-alpes.fr

**Résumé** — Cet article présente les résultats d'une étude comparative des performances d'un système électronique numérique rapide, que l'on rencontre généralement autour des processeurs embarqués et des liaisons entre capteur d'image et circuit intégré de traitement. Ce système est réalisé d'une part sur un substrat traditionnel FR4 et d'autre part sur un nouveau substrat bio-sourcé et biodégradable à base de PLA, dans le but d'évaluer la maturité de ce type de substrat écologique. Il a d'abord été caractérisé en RF en utilisant des cavités cylindriques et une ligne résonante. Lors de la conception du circuit, la constante diélectrique et la tangente de pertes mesurées ont été prises en compte pour garantir les meilleures adaptations possibles des lignes différentielles et la faible déformation des signaux numériques. De même, les propriétés physico-chimiques du substrat ont été prises en compte pour choisir le meilleur procédé de gravure et de brasage des composants. La simulation des lignes adaptées a été effectuée sous ADS avec les modèles IBIS du FPGA utilisé, puis leur caractérisation a été effectuée par réflectométrie en domaine temporel (TDR) et par diagramme de l'œil.

## I. INTRODUCTION

Pour maintenir un niveau de vie acceptable dans le futur, le développement de dispositifs électroniques durables est devenu un enjeu majeur dans le contexte de réduction des émissions de gaz à effet de serre, de raréfaction des ressources minières et énergétiques non renouvelables, ou même de la limitation du volume des déchets électriques et électroniques.

Ainsi, depuis quelques années, de nouveaux substrats biosourcés et biodégradables font leur apparition [1], [2], [3]. Pour les applications aux très hautes fréquences, ces substrats organiques présentent généralement le défaut d'avoir des pertes électromagnétiques élevées du fait de leur absorption de l'humidité ambiante [4]. Lorsque l'on souhaite concevoir et réaliser un dispositif électronique sur un tel substrat véhiculant des signaux à l'échelle de la nanoseconde, il convient donc de vérifier au préalable quelles sont ses propriétés diélectriques en RF.

C'est l'objet de la première partie que de montrer les résultats de caractérisation RF d'un nouveau diélectrique bio-sourcé basé sur un composite acide poly-lactique (PLA) / fibres de lin, avec retardateur de flamme pour le rendre compatible avec les normes IPC. Ce diélectrique est fourni en plusieurs épaisseurs par la compagnie hongroise Meshlin [5], avec deux faces laminées en cuivre d'épaisseur standard 35  $\mu\text{m}$  chacune. Nos choix techniques se sont appuyés sur les résultats d'une première étude approfondie réalisée sur ce produit précis [6].

Compte tenu des propriétés physico-chimiques du matériau, la deuxième partie expose comment le circuit imprimé a été conçu et assemblé en minimisant les effets de désadaptation d'impédance ou de déformation des signaux

et en choisissant les procédés de gravure et de brasage des composants optimaux.

## II. CARACTERISATION RF DU MATERIAU

Les composites PLA-lin sont utilisés comme pré-imprégnés (matrice PLA avec des additifs ignifuges et du lin tissé ou en fibres courtes, avec une ignifugation supplémentaire). Le lien adhésif entre les couches a été produit avec de la poudre de PLA ignifugée (Fig. 1).

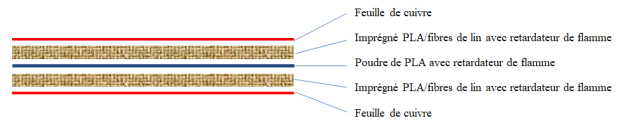


Fig. 1. Substrat PLA/fibres de lin stratifié.

La caractérisation RF du substrat a été réalisée sur deux lots, fabriquées de manière légèrement différente (2 générations successives du produit) en utilisant d'une part des échantillons sous formes de lamelles sans le cuivre et des cavités cylindriques résonantes aux fréquences de 930 MHz et 2480 MHz, et d'autre part une ligne micro-ruban résonante (Fig. 2).

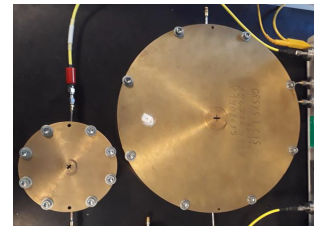


Fig. 2. Cavités résonantes à 930 et 2480 MHz utilisées pour la caractérisation RF du PLA

La constante diélectrique et la tangente de pertes mesurées sont indiquées dans le tableau I.

TABLEAU I. RESULTATS DE LA CARACTERISATION RF DU PLA.

N° lot	Fréquence (MHz)	$\epsilon_r$	$\tan(\delta)$
1	930	2,49±0,17	0,05±0,01
1	2480	2,31±0,16	0,04±0,01
2	1200-9470	2,18±0,16	NC

On constate tout d'abord que le matériau du lot N°2 qui a été optimisé pour avoir un état de surface moins rugueux que le premier est très peu dispersif, ce qui est une bonne chose

dans une perspective applicative. Pour les 2 lots, la valeur de la constante diélectrique est néanmoins plus faible que celle du FR4, ce qui apporte un certain nombre de contraintes lors de la conception des lignes adaptées. Cette valeur est sans doute explicable en prenant un modèle de milieu effectif à trois composantes : le PLA [7], l'air et le lin. Cependant, la tangente de pertes obtenue est comparable à celle du FR4 (entre 0,02 et 0,03 selon les lots), et ne devrait donc pas poser de problème particulier pour la propagation des signaux rapides.

Ces résultats sont utilisés pour la conception du circuit avec les logiciels ADS et KiCAD exposée dans la section suivante. Pour des raisons de disponibilités des lots, le circuit a été réalisé avec un échantillon issu du lot N°1.

### III. CONCEPTION ET REALISATION DU SYSTEME

Dans cette partie, nous présentons le synoptique du circuit qui a été conçu (Fig. 3). Celui-ci représente une architecture typique de circuit numérique rapide, mettant en œuvre un circuit logique programmable (FPGA) qui commande un driver MOS et transfère des signaux numériques via 2 liaisons différentielles (LVDS). Ces liaisons doivent permettre un débit minimal de transmission en bande de base de 250 Mbits/s, pour être dans l'ordre de grandeur de standards comme l'Ethernet Gigabit 1000BASE-T1. Par analogie avec les classiques interfaces pour cartes SD, une liaison Quad Serial Peripheral Interface (QSPI) a été implémentée, avec un débit prévu en mode Double Data Rate (DDR) de 4x160Mbits/s.

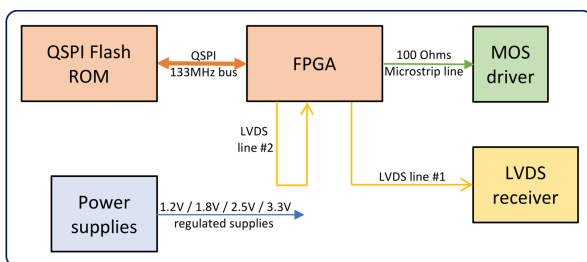


Fig. 3. Synoptique du circuit numérique rapide de test

Le layout a ensuite été dessiné sous KiCAD pour respectivement le substrat composite PLA-lin et le substrat FR4, en prenant en compte les propriétés diélectriques et mécaniques de chaque substrat (Fig. 4, couche supérieure), dans les limites des règles de dessin acceptable sur circuit imprimé double couche. La couche inférieure est un simple plan de masse connecté à la couche supérieure par une vingtaine de vias. Ceci permet de tester en vraie grandeur comment adapter le design à un nouveau substrat bio-sourcé et de vérifier si les performances finales obtenues sont comparables à celles obtenues avec un circuit sur FR4.

Un soin particulier a été apporté au dimensionnement avec ADS des lignes :

- Le signal qui lie le FPGA au driver MOS est de période 1 $\mu$ s, modulé en largeur d'impulsion sur 8 bits, soit une occupation spectrale potentiellement supérieure à

250MHz. Cette connexion est donc réalisée par une ligne micro-ruban de longueur 54 mm, adaptée 100  $\Omega$ , avec bouchon de fin de ligne.

- Les paires différentielles 1 et 2, de longueurs respectives 85 mm et 124 mm sont dimensionnées conformément au standard LVDS qui définit une impédance différentielle de 100  $\Omega$ .

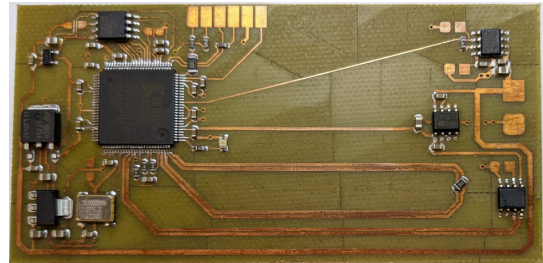


Fig. 4. Photo de la carte de référence réalisée sur FR4

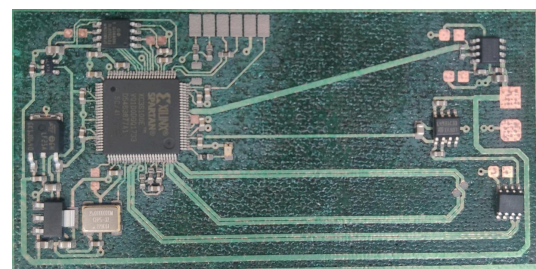


Fig. 5. Photo de la carte réalisée sur PLA-Lin (avec vernis)

Sur les Fig. 4 et 5, on notera que les différences de layout entre les 2 réalisations ne concernent finalement que les lignes adaptées. Le tableau II résume les caractéristiques physiques du substrat et des lignes. On peut y noter qu'il n'a pas été possible d'atteindre l'objectif de 100  $\Omega$  sur le layout PLA-lin des paires LVDS, car la distance d'isolation entre les pistes aurait été inférieure aux contraintes de finesse de gravure. Ceci est la conséquence d'une constante diélectrique  $\epsilon_r$  divisée par 2, et d'un substrat d'épaisseur 1,6 mm qui ne correspond pas aux épaisseurs usuelles entre couche signal et plan de masse, observées dans les empilements des PCB à quatre couches couramment utilisés pour ce type d'applications. Le circuit FR4, d'épaisseur 0,8 mm est déjà à la limite basse pour atteindre 100  $\Omega$  d'impédance différentielle.

TABLEAU II. CARACTERISTIQUES DES LIGNES ADAPTEES.

Caractéristique	FR4	PLA-lin
Épaisseur substrat ( $\mu$ m)	800	1630
Permittivité relative	4,3	2,4
Largeur ligne microstrip 100 $\Omega$ ( $\mu$ m)	250	1000
Largeur lignes LVDS ( $\mu$ m)	600	600
Isolation entre paires LVDS ( $\mu$ m)	150	150
Impédance différentielle LVDS ( $\Omega$ )	100	130

La gravure des circuits a été réalisée avec une graveuse Protolaser ST de LPKF. Compte tenu de la température de fusion de ce substrat (inférieure à 200°C), l'ensemble des paramètres de commande du faisceau laser ont été finement

adaptés pour éviter la fusion localisée du substrat lors de la gravure du cuivre. La technologie LPKF de décollement de lamelles de cuivre par choc thermique plutôt que sa vaporisation s'avère être un plus en termes de récupération immédiate du cuivre, lors de l'enlèvement de surfaces importantes autour des lignes adaptées.

Compte tenu de la température de transition vitreuse du PLA qui est inférieure à 100°C, la brasure des composants est effectuée en utilisant un four en phase vapeur (VPS) à la température de 170°C, avec un profil de refusion spécifiquement mis au point pour ce matériau (Fig. 6), et une crème à braser en alliage de Bismuth (58%) / Étain (42%) qui présente un comportement eutectique et un point de fusion à seulement 138°C.

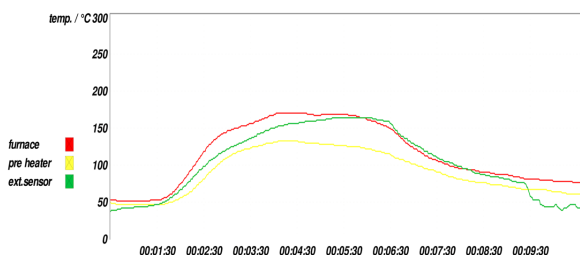


Fig. 6. Profil thermique de brasure VPS avec alliage BiSn.

L'utilisation de cet alliage pour la reprise manuelle (montage du connecteur latéral, brasure des fils d'alimentation) a montré la possibilité d'utiliser un fer à souder régulé à 200°C, sans dégradation visuelle du substrat.

#### IV. CARACTÉRISATION DES LIGNES

La caractérisation est effectuée en générant directement des signaux depuis le FPGA. Les mesures sont réalisées avec un oscilloscope TDS6604B (6GHz - 20GS/s) équipé d'une sonde différentielle haute impédance P7350 (5GHz, Tr < 100ps). Le temps de montée des sorties FPGA a été mesuré à 200 ps ± 20. Deux protocoles ont été mis en place :

- génération d'une séquence binaire pseudo-aléatoire (PRBS) de longueur 2048 bits, de durée de symbole minimale 4 ns (250 MHz), pour le tracé des diagrammes de l'œil sur une durée de 160000 échantillons,
- génération d'une impulsion de durée 4 ns pour l'échelon d'analyse de réflectométrie en domaine temporel (TDR).

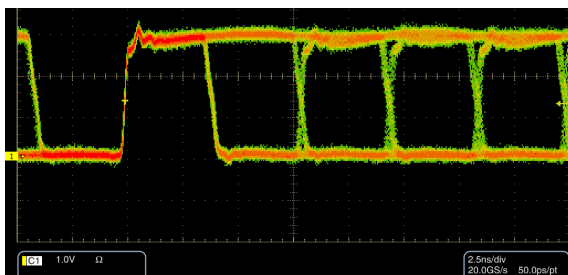


Fig. 7. Diagramme de l'œil en fin de ligne micro-ruban sur PLA-lin.

Sur la Fig. 7, le diagramme de l'œil en fin de ligne micro-ruban montre une hauteur très satisfaisante, avec des croisements indiquant un faible jitter.

On présente ci-dessous les résultats de caractérisation de la ligne LVDS2 qui est plus facile à caractériser car plus longue. Sur la Fig. 8, les diagrammes de l'œil en entrée de récepteur LVDS du FPGA montrent des caractéristiques comparables pour les deux designs. L'amplitude des signaux est conforme à la norme LVDS.

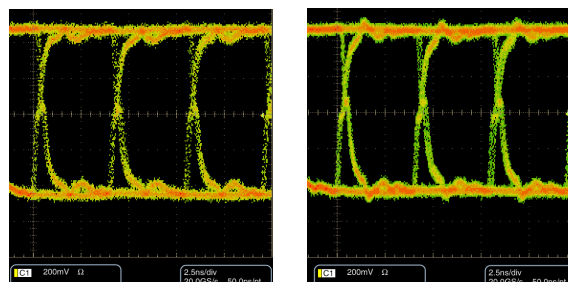


Fig. 8. Diagramme de l'œil LVDS2 sur FR4 et PLA-Lin.

Concernant l'analyse TDR, et pour la ligne micro-ruban, une simulation en réponse transitoire a été effectuée en utilisant en entrée de la ligne le modèle IBIS de la sortie du FPGA, et en fin de ligne un modèle de l'entrée du driver MOS se réduisant à une simple capacité typique de 6 pF, en parallèle avec la résistance de 100 Ω de terminaison de ligne. Sur la Fig. 9, la simulation a montré que le régime oscillatoire en sortie du FPGA est lié à la non-adaptation de celle-ci avec la ligne micro-ruban, et à la capacité d'entrée du récepteur en bout de ligne.

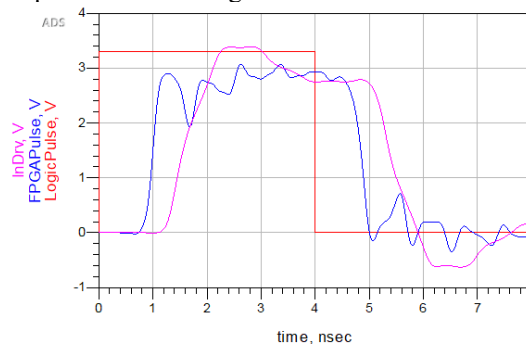


Fig. 9. Simulation du signal TDR en entrée (FPGA Pulse) et en fin (InDrv) de la ligne micro-ruban.

En effet, le réglage du courant max de cette sortie FPGA mène à une impédance de l'ordre de 25 Ohms, qui n'est donc pas accordée avec la ligne. Les Fig. 9 et 10 montrent que ce réglage permet d'atteindre le seuil de 2V sur l'entrée TTL du driver avec un temps de montée court, au prix d'une légère oscillation. En utilisant un modèle TDR purement résistif, la tension théorique  $V_f$  atteinte en entrée de ligne après le retour de l'écho est :

$$V_f = (1 + \Gamma_l) \cdot V_0 \quad (1)$$

Avec  $V_0$  la tension avant le retour de l'écho. A partir du relevé de  $V_0$  et  $V_f$  sur la Fig. 10, le taux de réflexion  $\Gamma_l$  en bout de ligne peut être évalué à moins de 10%.

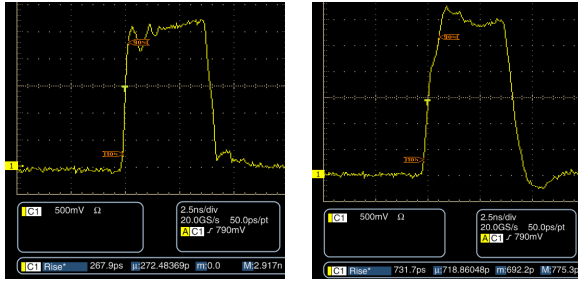


Fig. 10. Signal TDR en entrée et sortie de ligne micro-ruban.

Pour les paires différentielles, l'absence d'un modèle IBIS de type sortie différentielle fourni par les outils Xilinx n'a pas permis de réaliser des simulations précises. L'analyse TDR du signal en entrée de la ligne LVDS2 montre (Fig. 11) que l'écart d'impédance des lignes ( $130\ \Omega$  au lieu de  $100\ \Omega$ ) est sans incidence majeure. D'ailleurs, la terminaison de ligne interne du FPGA utilisé est spécifiée à  $120\ \Omega$  dans sa datasheet, ce qui explique dans notre cas un résultat légèrement meilleur avec les réglages contraints de l'impédance LVDS du design PLA-lin.

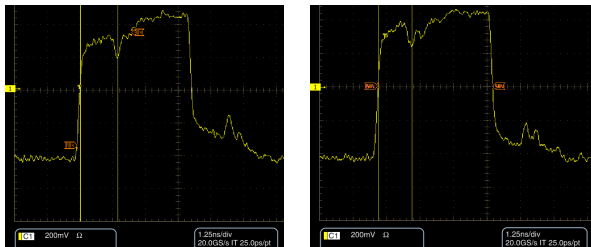


Fig. 11. Signal TDR en entrée de ligne LVDS2, FR4 et PLA-lin.

## V. PERSPECTIVES

Le substrat utilisé ne satisfait pas à toutes les exigences des normes IPC auxquelles les FR4 actuels satisfont. Certaines caractéristiques ont déjà été améliorées avec la deuxième génération de ce substrat afin de s'y conformer (force d'arrachement, planéité), d'autres caractéristiques ne pourront peut-être pas atteindre la norme (température de transition vitreuse), mais une adaptation à la marge des

procédés d'assemblage électronique (technique, température, et alliage de brasure) peut certainement permettre de contourner ces écarts.

Un point critique est la capacité à contrôler la biodégradabilité du substrat pendant sa durée de vie. Les caractéristiques du FR4 ou des substrats celluloseux fluctuent avec l'humidité [8] [4], affectant ainsi l'intégrité des signaux numériques rapides. Le même type d'étude est à mener pour ce substrat PLA-lin et le développement d'un vernis à faible impact environnemental (ainsi que le procédé d'élimination de celui-ci) peut permettre d'adresser ces problèmes.

Il a été par ailleurs démontré que ce substrat est performant à plus haute fréquence pour des applications RF comme la réalisation d'antennes [9].

Enfin, on notera que les fibres de lin et le PLA ont un faible coût de production, ce qui rend ce substrat économiquement compétitif avec le FR4.

## VI. CONCLUSION

Les matériaux bio-sourcés et biodégradables sont de plus en plus utilisés dans l'électronique. Aux très hautes fréquences, les enjeux sont importants à cause de l'influence majeure des propriétés physiques du substrat sur les caractéristiques de propagation des signaux. Notre travail a consisté à tester comment adapter la conception d'un système électronique numérique rapide à un nouveau substrat de type PLA-lin, et à comparer les performances atteintes avec celles obtenues en utilisant un substrat traditionnel FR4. Pour ce faire, nous avons caractérisé d'abord le matériau en RF avec deux méthodes différentes, l'une à bande étroite et l'autre en large bande. Ensuite, la conception et la réalisation a été optimisée en tenant compte des propriétés mesurées et des limites intrinsèques à ce type de matériau. Bien qu'une amélioration de celui-ci pour converger vers le standard IPC soit encore nécessaire, les tests fonctionnels et les mesures d'intégrité du signal ont permis de valider la crédibilité de cette technologie pour ce type d'applications, en tant qu'alternative aux substrats traditionnels type FR4.

## REFERENCES

- [1] Guna, V. K., Murugesan, G., Basavarajiah, B. H., Ilangoan, M., Olivera, S., Krishna, V., & Reddy, N. (2016). Plant-based completely biodegradable printed circuit boards. *IEEE Transactions on Electron Devices*, 63(12), 4893-4898.
- [2] Bozó, É., Ervasti, H., Halonen, N., Shokouh, S. H. H., Tolvanen, J., Pitkanen, O., ... & Kordas, K. (2021). Bioplastics and Carbon-Based Sustainable Materials, Components, and Devices: Toward Green Electronics. *ACS applied materials & interfaces*, 13(41), 49301-49312.
- [3] Immonen, K., Lyytikäinen, J., Keränen, J., Eiroma, K., Suhonen, M., Vikman, M., ... & Hakola, L. (2022). Potential of Commercial Wood-Based Materials as PCB Substrate. *Materials*, 15(7), 2679.
- [4] Cyril Guers. Optimisation des matériaux celluloseux pour des applications en radiofréquences et térahertz. Theses, Université Grenoble Alpes, Juin 2019. <https://tel.archives-ouvertes.fr/tel-02520923>.
- [5] <https://www.meshlin.hu/hu/gyik>
- [6] A. Géczy et al., "Novel PLA/Flax Based Biodegradable Printed Circuit Boards," 2022 45th International Spring Seminar on Electronics Technology (ISSE), Vienna, Austria, 2022, pp. 1-6, doi: 10.1109/ISSE54558.2022.9812827.
- [7] Behzadnezhad B, Collick BD, Behdad N, McMillan AB. Dielectric properties of 3D-printed materials for anatomy specific 3D-printed MRI coils. *J Magn Reson*. 2018 Apr;289:113-121. doi: 10.1016/j.jmr.2018.02.013.
- [8] W. T. Beyene, N. Cheng, June Feng, Hao Shi, D. Oh and C. Yuan, "Performance analysis of multi-gigahertz parallel bus with transmit pre-emphasis equalization," IEEE MTT-S International Microwave Symposium Digest, 2005., Long Beach, CA, USA, 2005, pp. 1849-1852, doi: 10.1109/MWSYM.2005.1517089.
- [9] P. Xavier, G. Zakka El Nashef, E. Perrin, F. Jestin, D. Rauly, N. Corrau, N. Chevalier, « Dispositifs hyperfréquences à faible impact environnemental », XXIIèmes Journées Nationales Microondes, 8-10 juin 2022 – Limoges.